



INSTITUTO POLITÉCNICO NACIONAL



SECRETARÍA ACADÉMICA

DIRECCIÓN DE EDUCACIÓN SUPERIOR

PROGRAMA SINTÉTICO

UNIDAD ACADÉMICA: ESCUELA SUPERIOR DE CÓMPUTO, UNIDAD PROFESIONAL INTERDISCIPLINARIA DE INGENIERÍA, CAMPUS ZACATECAS

PROGRAMA ACADÉMICO: Ingeniería en Sistemas Computacionales

UNIDAD DE APRENDIZAJE: Sistemas en Chip

SEMESTRE: VI

PROPÓSITO DE LA UNIDAD DE APRENDIZAJE

Desarrolla aplicaciones embebidas y de procesamiento digital de señales a partir de los diversos recursos periféricos de un sistema en chip, lenguaje ensamblador y un lenguaje de alto nivel.

CONTENIDOS:

- I. Arquitectura del sistema en chip
- II. Periféricos básicos del sistema en chip
- III. Interfaces de comunicación del sistema en chip
- IV. Convertidor analógico digital
- V. Sistemas operativos de tiempo real en sistemas en chip

ORIENTACIÓN DIDÁCTICA:

Métodos de enseñanza

Estrategias de aprendizaje

a) Inductivo

x

a) Estudio de Casos

b) Deductivo

x

b) Aprendizaje Basado en Problemas

c) Analógico

x

c) Aprendizaje Orientado a Proyectos

d) Heurístico

x

EVALUACIÓN Y ACREDITACIÓN:

Diagnóstica

x

Saberes Previamente Adquiridos

x

Solución de casos

Organizadores gráficos

Problemas resueltos

x

Problemarios

Reporte de proyectos

x

Exposiciones

x

Reportes de indagación

Reportes de prácticas

x

Evaluación escrita

x

Otras evidencias a evaluar:
Ejercicios resueltos

BIBLIOGRAFÍA BÁSICA:

Autor(es)

Año

Título del documento

Editorial / ISBN

Ibrahim, D.

2014

PIC Microcontroller Projects in C

Newnes/9780080999678

Patterson, D. y
Henessy, J.

2021

Computer Organization and Design
RISC-V edition: The Hardware /
Software interface

Morgan Kaufmann /
0128203315

Amos, B.

2020

Hands-On RTOS with Microcontrollers

Packt Publishing/
1838826734

Axelson, J.

2007

Serial Port Complete: COM Ports, USB
Virtual COM Portd and Ports for
Embedded Systems

Lakeview Research /
193144806X

Paz, H.

2014

Microprocesadores y
microcontroladores un enfoque teórico
práctico

IPN /
9786074144406



INSTITUTO POLITÉCNICO NACIONAL



SECRETARÍA ACADÉMICA DIRECCIÓN DE EDUCACIÓN SUPERIOR

PROGRAMA DE ESTUDIOS

UNIDAD DE APRENDIZAJE: Sistemas en Chip

HOJA 2 DE 8

UNIDAD ACADÉMICA: ESCUELA SUPERIOR DE CÓMPUTO, UNIDAD PROFESIONAL INTERDISCIPLINARIA DE INGENIERÍA, CAMPUS ZACATECAS

PROGRAMA ACADÉMICO: Ingeniería en Sistemas Computacionales

SEMESTRE:
VI

ÁREA DE FORMACIÓN:
Profesional

MODALIDAD:
Escolarizada

TIPO DE UNIDAD DE APRENDIZAJE:
Teórica-Práctica/ Obligatoria

VIGENTE A PARTIR DE:
Agosto 2022

CRÉDITOS:

TEPIC: 7.5

SATCA: 6.4

INTENCIÓN EDUCATIVA

La unidad de aprendizaje contribuye al perfil de egreso de la Ingeniería en Sistemas Computacionales desarrollando habilidades para diseñar e implementar sistemas computacionales utilizando Sistemas en Chip (SoC – System on Chip) para aplicaciones específicas, utilizar sistemas embebidos con recursos de hardware y software reducidos para el desarrollo de sistemas computacionales, analizar la arquitectura de un SoC, su conjunto de instrucciones, recursos periféricos y su sistema de interrupciones para programar diferentes aplicaciones, usar el lenguaje ensamblador y lenguaje de alto nivel mediante el ambiente desarrollo elegido e implementar un sistema operativo de tiempo real para la ejecución de tareas. Asimismo, fomenta habilidades transversales como la comunicación efectiva, trabajo en equipo, creatividad, responsabilidad social, asertividad, capacidad de organización y planificación.

Esta unidad de aprendizaje se relaciona de manera antecedente con Arquitectura de computadoras, Diseño de sistemas digitales, Fundamentos de diseño digital, Matemáticas discretas, Análisis y Diseño de Algoritmos, Sistemas Operativos, Teoría de la computación. No tiene relaciones laterales ni consecuentes.

PROPOSITO DE LA UNIDAD DE APRENDIZAJE

Desarrolla aplicaciones embebidas y de procesamiento digital de señales a partir de los diversos recursos periféricos de un sistema en chip, lenguaje ensamblador y un lenguaje de alto nivel.

TIEMPOS ASIGNADOS

HORAS TEORÍA/SEMANA: 3.0

HORAS PRÁCTICA/SEMANA:
1.5

HORAS TEORÍA/SEMESTRE:
54.0

HORAS PRÁCTICA/SEMESTRE:
27.0

**HORAS APRENDIZAJE
AUTÓNOMO:** 24.0

HORAS TOTALES/SEMESTRE:
81.0

UNIDAD DE APRENDIZAJE REDISEÑADA POR:

Academia de Sistemas Digitales

REVISADA POR:

M. en C. Iván Giovanni Mosso García

Subdirección Académica ESCOM/UPIIZ

APROBADA POR:

Consejo Técnico Consultivo Escolar

M. en C. Andrés Ortigoza Campos

Dr. Fernando Flores Mejía
Presidente del CTCE de ESCOM/UPIIZ
dd/mm/aaaa

APROBADO POR: Comisión de Programas Académicos del Consejo General Consultivo del IPN.

dd/mm/aaaa

AUTORIZADO Y VALIDADO POR:

Ing. Juan Manuel Velázquez
Peto
Director de Educación
Superior



INSTITUTO POLITÉCNICO NACIONAL
SECRETARÍA ACADÉMICA
DIRECCIÓN DE EDUCACIÓN SUPERIOR



UNIDAD DE APRENDIZAJE: Sistemas en Chip

HOJA 3 DE 8

UNIDAD TEMÁTICA I Arquitectura del Sistema en Chip	CONTENIDO	HORAS CON DOCENTE		HRS AA
		T	P	
UNIDAD DE COMPETENCIA Analiza la estructura de programación del Sistema en Chip con base en su arquitectura y familias	1.1 Arquitectura del Sistema en Chip (SoC)	2.0		
	1.1.1 Estructura básica de un sistema en chip			
	1.1.2 Características de la arquitectura			
	1.1.3 Arquitectura de un Conjunto Reducido de Instrucciones (RISC)			
	1.1.4 Arquitectura Harvard			
	1.1.5 Segmentación (pipeline)	3.0		
	1.2 Familias y subfamilias de sistemas en chip			
	1.2.1 Memoria de programa			
	1.2.2 Memoria de datos			
	1.2.3 Recursos periféricos			
	1.2.4 Modelo de programación	5.0		
	1.3 Programación del Sistema en Chip			3.0
	1.3.1 Conjunto de instrucciones			
	1.3.2 Modos de direccionamiento			
	1.3.3 Ambiente de desarrollo de programación			
	1.3.4 Estructura de un programa en ensamblador			
	1.3.5 Manejo del simulador			
	Subtotal	10.0	0.0	3.0

UNIDAD TEMÁTICA II Periféricos básicos del Sistema en Chip	CONTENIDO	HORAS CON DOCENTE		HRS AA
		T	P	
UNIDAD DE COMPETENCIA Programa recursos periféricos básicos del Sistema en Chip con base en el sistema de entrada / salida, interrupciones y temporizadores.	2.1 Sistema de entrada / salida	5.0	3.0	3.0
	2.1.1 Registros asociados			
	2.1.2 Configuración de puertos			
	2.1.3 Programación de puertos			
	2.1.4 Aplicaciones			
	2.2 Sistema de interrupciones	3.0	3.0	1.0
	2.2.1 Mecanismo y tipos de interrupciones			
	2.2.2 Ejecución de una interrupción			
	2.2.3 Tabla de vectores de interrupción			
	2.2.4 Registros asociados			
	2.2.5 Programación			
	2.3. Temporizadores	5.0	3.0	3.0
	2.3.1 Clasificación			
	2.3.2 Registros asociados			
	2.3.3 Configuración del sistema de interrupciones			
2.3.4 Programación				
2.3.5 Aplicaciones				
2.3.6 RTCC, PWM, Perro Guardián				
	Subtotal	13.0	9.0	7.0



INSTITUTO POLITÉCNICO NACIONAL
SECRETARÍA ACADÉMICA
DIRECCIÓN DE EDUCACIÓN SUPERIOR



UNIDAD DE APRENDIZAJE: Sistemas en Chip

HOJA 4 DE 8

UNIDAD TEMÁTICA III Interfaces de comunicación del Sistema en Chip	CONTENIDO	HORAS CON DOCENTE		HRS AA
		T	P	
UNIDAD DE COMPETENCIA Programa las diferentes interfaces de comunicación del Sistema en Chip a partir de la configuración del UART, SPI e IIC.	3.1 Estándar RS-232 3.1.1 Características de la comunicación 3.1.2 Especificaciones del estándar RS-232 3.1.3 Transmisor Receptor Asíncrono Universal (UART) 3.1.4 Registros asociados 3.1.5 Configuración del sistema de interrupciones 3.1.6 Programación 3.1.7 Aplicaciones	5.0	3.0	2.0
	3.2 Interfaz SPI 3.2.1 Características 3.2.2 Protocolo de comunicación 3.2.3 Registros asociados 3.2.4 Configuración del sistema de interrupciones 3.2.5 Programación 3.2.6 Aplicaciones	4.0	3.0	2.0
	3.3 Interfaz IIC 3.3.1 Características 3.3.2 Protocolo de comunicación 3.3.3 Registros asociados 3.3.4 Configuración del sistema de interrupciones 3.3.5 Programación 3.3.6 Aplicaciones 3.4 Otras interfaces de comunicación	6.0	3.0	2.0
	Subtotal	15.0	9.0	6.0

UNIDAD TEMÁTICA IV Convertidor analógico digital	CONTENIDO	HORAS CON DOCENTE		HRS AA
		T	P	
UNIDAD DE COMPETENCIA Programa el convertidor analógico digital en el Sistema en Chip con base en los modos de operación y el desarrollo de aplicaciones.	4.1 Conversión analógico / digital (A/D) 4.1.1 Teorema de muestreo 4.1.2 Conceptos: rango dinámico, resolución, intervalo de cuantificación, relación señal a ruido, frecuencia de muestreo, interfaz de comunicación. 4.1.3 Sistemas de conversión A/D flash, aproximaciones sucesivas y sigma-delta.	2.0		
	4.2 Convertidor A/D 4.2.1 Características y arquitectura 4.2.2 Registros asociados 4.2.3 Modos de conversión A/D 4.2.4 Configuración del sistema de interrupciones 4.2.5 Programación 4.2.6 Aplicaciones	4.0	3.0	2.0
	Subtotal	6.0	3.0	2.0



INSTITUTO POLITÉCNICO NACIONAL
SECRETARÍA ACADÉMICA
DIRECCIÓN DE EDUCACIÓN SUPERIOR



UNIDAD DE APRENDIZAJE: Sistemas en Chip

HOJA: 5 **DE** 8

UNIDAD TEMÁTICA V Sistemas operativos de tiempo real	CONTENIDO	HORAS CON DOCENTE		HRS AA
		T	P	
UNIDAD DE COMPETENCIA Programa un Sistema Operativo de Tiempo Real en el Sistema en Chip en base a la administración, mecanismos de comunicación y sincronización de tareas.	5.1 Sistema Operativo de Tiempo Real (RTOS) 5.1.1 Concepto y características 5.1.2 Arquitectura y componentes del RTOS 5.1.3 Administración de memoria 5.1.4 Planificador (Scheduler) de tareas (Task) 5.1.5 Programación de tareas en el Sistema en Chip	3.0	2.0	3.0
	5.2 Comunicación y sincronización de tareas 5.2.1 Comunicación entre tareas mediante colas (Queues) 5.2.2 Programación de colas en el Sistema en Chip 5.2.3 Sincronización entre tareas con semáforos (semaphores) 5.2.4 Programación de semáforos en el Sistema en Chip 5.2.5 Aplicaciones	7.0	4.0	3.0
	Subtotal	10.0	6.0	6.0

ESTRATEGIAS DE APRENDIZAJE	EVALUACIÓN DE LOS APRENDIZAJES
<p>Estrategia de Aprendizaje orientado a proyectos. El alumno desarrollará las siguientes actividades:</p> <ol style="list-style-type: none"> 1. Elaboración de programas usando el conjunto de instrucciones del Sistema en Chip. 2. Programación y simulación de los diferentes periféricos y subsistemas del Sistema en Chip mediante diferentes aplicaciones. 3. Programación de aplicaciones usando el RTOS en el Sistema en Chip. 	<p>Evaluación diagnóstica Portafolio de evidencias</p> <ol style="list-style-type: none"> 1. Código y reporte de los programas realizados 2. Código y reporte de las aplicaciones usando los diferentes periféricos y subsistemas del Sistema en Chip. 3. Código y reporte de las aplicaciones usando el RTOS en el Sistema en Chip. 4. Evaluación escrita



INSTITUTO POLITÉCNICO NACIONAL
SECRETARÍA ACADÉMICA
DIRECCIÓN DE EDUCACIÓN SUPERIOR



UNIDAD DE APRENDIZAJE: Sistemas en Chip

HOJA: 6 DE 8

RELACIÓN DE PRÁCTICAS			
PRÁCTICA No.	NOMBRE DE LA PRÁCTICA	UNIDADES TEMÁTICAS	LUGAR DE REALIZACIÓN
1	Sistema de Entrada/Salida.	II	Laboratorio de Electrónica Digital
2	Interrupciones externas.	II	
3	Temporizadores.	II	
4	UART.	III	
5	Interfaz SPI.	III	
6	Protocolo I2C	III	
7	ADC.	IV	
8	RTOS.	V	
		TOTAL DE HORAS	27.0



INSTITUTO POLITÉCNICO NACIONAL
SECRETARÍA ACADÉMICA
DIRECCIÓN DE EDUCACIÓN SUPERIOR



UNIDAD DE APRENDIZAJE: Sistemas en Chip

HOJA: 8 **DE** 8

PERFIL DOCENTE: Ingeniería en Sistemas Computacionales, Computación, Comunicaciones y Electrónica, Mecatrónica o áreas afines con grado de Maestría y/o Doctorado en estas áreas.

EXPERIENCIA PROFESIONAL	CONOCIMIENTOS	HABILIDADES DIDÁCTICAS	ACTITUDES
Mínimo dos años de experiencia en docencia a nivel superior	Arquitecturas RISC en procesadores	Coordinar grupos de aprendizaje	Compromiso con la enseñanza
Experiencia de dos años en áreas de la industria y servicios afines a Ingenierías en electrónica, cómputo y comunicaciones (no indispensable).	Electrónica digital	Organizar equipos de aprendizaje	Congruencia
Experiencia de un año en proyectos de investigación (no indispensable).	Diseño de sistemas digitales	Planificación de la enseñanza	Disponibilidad al cambio
	Programación usando lenguaje ensamblador	Manejo de estrategias didácticas centradas en el aprendizaje	Empatía
	Programación usando lenguajes de alto nivel	Manejo de TIC en la enseñanza y para el aprendizaje	Generosidad
	Programación de Sistemas en Chip y de Sistemas Operativos	Comunicación multidireccional	Honestidad
	Desarrollo de proyectos de investigación		Proactividad
	Del Modelo Educativo Institucional		Respeto
			Responsabilidad
			Solidaridad
			Tolerancia
			Vocación de servicio
			Liderazgo

ELABORÓ

REVISÓ

AUTORIZÓ

M. en C. Víctor Hugo García Ortega
Coordinador

M. en I. Umanuel Azazael Hernández
González
Coordinador

M. en C. Iván Giovanni Mosso
García
**Subdirección Académica
ESCOM**

Ing. Fernando Aguilar Sánchez
Participante

Lic. Andrés Ortigoza Campos
Director ESCOM

M. en C. Juan Carlos Morales Cruz
Participante

Subdirección Académica UPIIZ

Ing. José Juan Pérez Pérez
Participante

Dr. Fernando Flores Mejía
Director UPIIZ